

Vagas e Oportunidades Outubro/2025

Edital 003/2025 - SELEÇÃO DE BOLSISTAS PARA O CENTRO DE COMPETÊNCIA EMBRAPAII CIMATEC EM TECNOLOGIAS QUÂNTICAS

O cronograma geral de atividades de Seleção de Bolsistas é descrito na Tabela a seguir.

		Programação
1	Divulgação das Oportunidades	A partir de 02 de outubro de 2025
2	Inscrições (Etapa 1)	A partir de 04 a 12 de outubro de 2025
3	Análise Curricular (Etapa 2)	De 13 a 14 de outubro de 2025
4	Agendamento das entrevistas	De 15 a 16 de outubro de 2025
5	Realização das Entrevistas (Etapa 3)	De 17 a 20 de outubro de 2025
6	Divulgação dos Resultados Preliminar (Etapa 5)	24 de outubro de 2025
7	Interposição de Recursos	27 de outubro 2025
8	Apresentação dos Documentos (Etapa 6)	Até 30 de outubro
09	Validação, Homologação e Termo de Outorga (Etapa 7)	Até 10 de outubro de 2025
10	Início das Atividades da Bolsa (Data de Início da Bolsa)	A partir da assinatura do Termo de Outorga

Quaisquer alterações serão divulgadas durante as chamadas de disponibilidade no site

<https://senaicimatec.rds.land/quantumbolsas>

Na **Tabela 01** são indicadas as oportunidades em aberto.

Código da Vaga	Modalidade da Bolsa	Formação Desejada	Conhecimentos Desejados	Número de Vagas	Carga Horária Semanal	Valor da Bolsa (R\$)	Duração da Bolsa (Meses)	Data de Início da Bolsa
PD&I-QT-N2-47	PD&I QUANTUM - Nível 2	Mestrado em Física ou Computação	Conhecimentos em QRNG, Comunicação Quântica, Protocolos CV-QKD, Pipeline de pós-processamento para CV-QKD, Modelagem para Calibração de Shotnoise, Estimação de Parâmetros, Machine Learning, Python, JAX/Flax, Proatividade, Trabalho em equipe. Desejáveis conhecimentos em: Linux, Git	1	40	R\$ 6.700	12	10/11/2025
PD&I-QT-N3-45	PD&I QUANTUM - Nível 3	Graduado em Engenharia de Computação, Ciência da Computação, Engenharia Elétrica e afins	"Projeto RTL ou Verificação Funcional e UVM para FPGA/ASIC digital; SystemVerilog (ou HDL equivalente); Arquitetura, Organização e Projeto de Computadores; Aritmética ponto flutuante/ponto fixo (notação Qm.n); Síntese FPFA/ASIC e análise de tempo estática (STA) ou Cobertura de código e Test de regressão; Documentação de projeto de hardware ou Plano de Verificação; Python, C/C++, BASH e TCL script; Proatividade, Trabalho em equipe. Desejáveis conhecimentos em: Linux, Git , CI/CD "	1	40	R\$ 5.500	12	10/11/2025

Assinado eletronicamente por:
Valéria Loureiro da Silva
CPF: ***.244.398-**
Data: 01/10/2025 16:34:32 -03:00



Valéria Loureiro da Silva
**Coordenadora do Centro de Competência
Embrapii CIMATEC em Tecnologias Quântica**



MANIFESTO DE ASSINATURAS



Código de validação: D4RN5-KPULC-MNG9Q-RMC4B

Esse documento foi assinado pelos seguintes signatários nas datas indicadas (Fuso horário de Brasília):

- ✓ Valéria Loureiro da Silva (CPF ***.244.398-**) em 01/10/2025 16:34 - Assinado eletronicamente

Endereço IP	Geolocalização
187.49.116.18	Lat: -12,938257 Long: -38,388051
	Precisão: 14 (metros)
Autenticação	valeria.dasilva@fieb.org.br
Email verificado	
g+uhY0LqmwNFOQH7UnrJCv8IJwDwzXIspyxb0MTLDHI=	
SHA-256	

Para verificar as assinaturas, acesse o link direto de validação deste documento:

<https://assinatura.senaibahia.com.br/validate/D4RN5-KPULC-MNG9Q-RMC4B>

Ou acesse a consulta de documentos assinados disponível no link abaixo e informe o código de validação:

<https://assinatura.senaibahia.com.br/validate>